

BEST AVAILABLE COPY

Mod. C.E. - 1-4 7

PCT/EP200 4 / 0 5 1 1 9 1

EPO - DG 1

-3 08 2004

03. 08. 2004

(78)

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)



# *Ministero delle Attività Produttive*

*Direzione Generale per lo Sviluppo Produttivo e la Competitività*

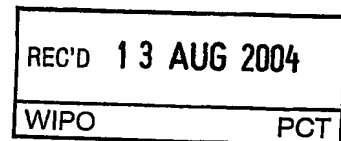
*Ufficio Italiano Brevetti e Marchi*

*Ufficio G2*



**Autenticazione di copia di documenti relativi alla domanda di brevetto per:  
Invenzione Industriale N. MI 2003 A 001309 del 26.06.2003**

Si dichiara che l'unita copia è conforme ai documenti originali  
depositati con la domanda di brevetto sopra specificata, i cui dati  
risultano dall'accluso processo verbale di deposito.

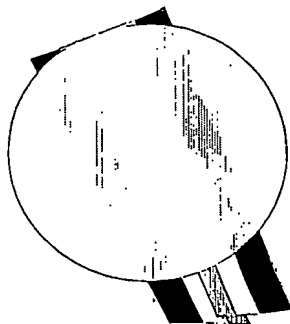


**9 LUG. 2004**

Roma, li.....

IL FUNZIONARIO

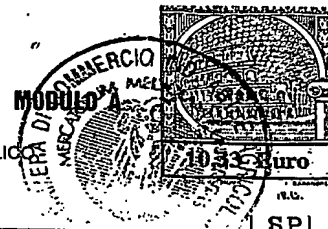
*D.ssa Paola Di Cintio*



# AL MINISTERO DELLE ATTIVITÀ PRODUTTIVE

UFFICIO ITALIANO BREVETTI E MARCHI - ROMA

DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO



## A. RICHIEDENTE (I)

1) Denominazione Marconi Communications S.p.A. codice 01168770996  
 Residenza Genova  
 2) Denominazione \_\_\_\_\_  
 Residenza \_\_\_\_\_ codice \_\_\_\_\_

## B. RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M.

cognome nome FARAGGIANA Vittorio ed altri cod. fiscale \_\_\_\_\_  
 denominazione studio di appartenenza Ingg. Guzzi e Ravizza s.r.l.  
 via V. Monti n. 8 città MILANO cap 20123 (prov) MI

## C. DOMICILIO ELETTIVO destinatario

via \_\_\_\_\_ n. \_\_\_\_\_ città \_\_\_\_\_ cap \_\_\_\_\_ (prov) \_\_\_\_\_

## D. TITOLO

classe proposta (sez/cl/sci) \_\_\_\_\_ gruppo/sottogruppo \_\_\_\_\_

"RETE DI COMMUTAZIONE"

## ANTICIPATA ACCESSIBILITÀ AL PUBBLICO:

SI ☐ NO ☒

SE ISTANZA: DATA \_\_\_\_\_

N° PROTOCOLLO \_\_\_\_\_

## E. INVENTORI DESIGNATI

cognome nome

cognome nome

1) PRETTEGIANI STEFANO 3) \_\_\_\_\_  
 2) \_\_\_\_\_ 4) \_\_\_\_\_

## F. PRIORITÀ

nazione o organizzazione

tipo di priorità

numero di domanda

data di deposito

allegato  
S/R

1) \_\_\_\_\_  
 2) \_\_\_\_\_

## SCIoglimento RISERVE

Data

N° Protocollo

\_\_\_\_\_  
 \_\_\_\_\_

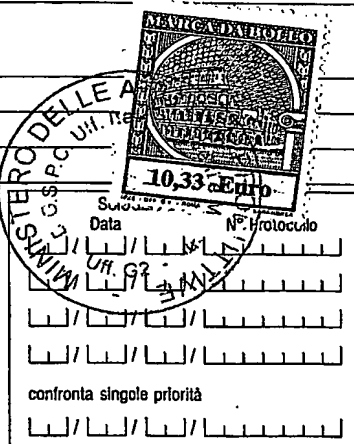
## G. CENTRO ABILITATO DI RACCOLTA CULTURE DI MICRORGANISMI, denominazione

## H. ANNOTAZIONI SPECIALI

## DOCUMENTAZIONE ALLEGATA

N. es.

Doc. 1) 1 PROV n. pag. 26 riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare) ...  
 Doc. 2) 1 PROV n. tav. 10 disegno (obbligatorio se citato in descrizione, 1 esemplare) ...  
 Doc. 3) 10 RIS lettera d'incarico, procura e riferimento procura generale ...  
 Doc. 4) 1 RIS designazione inventore ...  
 Doc. 5) 1 RIS documenti di priorità con traduzione in italiano ...  
 Doc. 6) 1 RIS autorizzazione o atto di cessione ...  
 Doc. 7) 1 nominativo completo del richiedente



8) attestati di versamento, totale Euro DUECENTONOVANTUNO/80 (291,80) obbligatorio

COMPILATO IL 26/06/2003 FIRMA DEL(I) RICHIEDENTE(I) \_\_\_\_\_ p.i. \_\_\_\_\_

CONTINUA SI/NO no Ingg. Guzzi e Ravizza

DEL PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA SI/NO si per sé e per gli altri

CAMERA DI COMMERCIO IND. ART. E AGR. DI MILANO MILANO codice 156

VERBALE DI DEPOSITO NUMERO DI DOMANDA MI2003A 001309 MI2003A 001309 Reg. A.

L'anno \_\_\_\_\_, del mese di GIUGNO

Il(I) richiedente(i) sopraindicato(i) ha(hanno) presentato a me sottoscritto la presente domanda di brevetto per invenzione industriale, depositando \_\_\_\_\_ fogli aggiuntivi per la concessione del brevetto sopraindicato.

I. ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE RAPPRESENTANTE DEL RICHIEDENTE INFORMATO DEL CONTENUTO DELLA CIRCOLARE N. 423 DEL 01/03/2001 EFFETTUA IL DEPOSITO CON RISERVA DI LETTERA DI INCARICO

IL DEPOSITANTE

timbro

L'UFFICIALE ROGANTE

G. BUDACT

NUMERO DOMANDA

NUMERO DOMANDA L MI2003A 001309

**REG. A**

DATA DI DEPOSITO

26/06/2003

NUMERO BREVETTO

**DATA DI RILASCIO**[illegible]

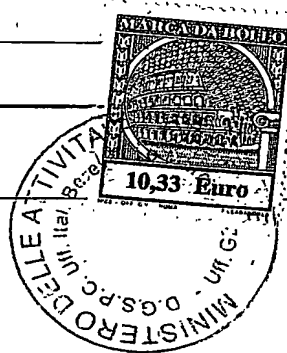
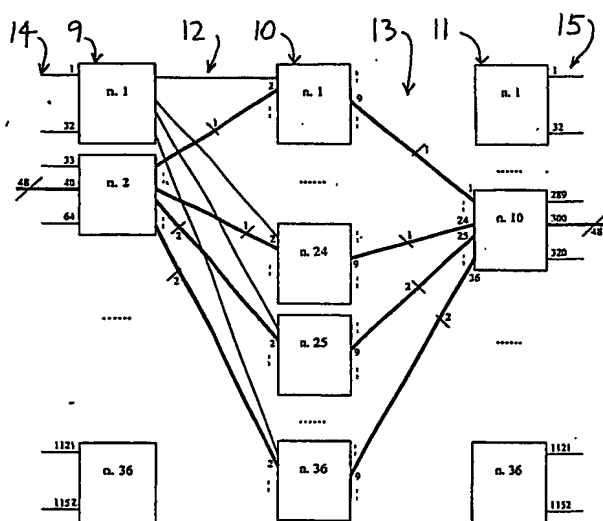
**D. TITOLO**

## "RETE DI COMMUTAZIONE"

## L. RIASSUNTO

Una rete di commutazione forma una parte di un collegamento a intersezione digitale per collegare trame di dati fra gli ingressi e le uscite richiesti, e include uno stadio di ingresso 9, uno stadio intermedio 10, ed uno stadio di uscita 11, ciascuno dei quali comprende una pluralità di matrici di commutazione. Ciascuna matrice di commutazione dello stadio di ingresso ha un collegamento, indicato complessivamente dal riferimento 12, con ciascuna matrice di commutazione dello stadio intermedio, e ciascuna matrice di commutazione dello stadio intermedio ha un collegamento, indicato complessivamente dal riferimento 13, con ciascuna matrice di commutazione dello stadio di uscita. In accordo con l'invenzione, i singoli intervalli di tempo delle trame di dati di ingresso sono smistate indipendentemente attraverso le matrici di commutazione, riducendo la possibilità che si verifichi il blocco. (Figura 6).

## M. DISEGNO



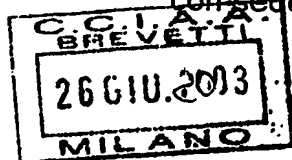
2003A001309

- 2 -

"Titolo": Rete di commutazione

a nome: Marconi Communications S.p.A.

con sede a: Genova



\*\* \*\* \*

## DESCRIZIONE

Quest'invenzione si riferisce ad una rete di commutazione per commutare segnali fra gli ingressi e le uscite.

L'invenzione in particolare si riferisce alle reti di commutazione che fanno parte di collegamenti a intersezione digitali. Con riferimento alla Figura 1, tali collegamenti a intersezione digitali tipicamente comprendono un serie di moduli di ingresso A, una serie di moduli di uscita B, e una rete di commutazione C che li collega. I moduli di ingresso ricevono, in vari ingressi, flussi di dati in formati come il formato di gerarchia digitale sincrona (SDH), di rete ottica sincrona (SONET), o di rete di trasporto ottico (OTN), e elaborano questi flussi di dati (per esempio rilevano e rimuovono le informazioni di manutenzione e di segnalazione), per creare trame interne che sono inviate alla rete di commutazione C. La rete di commutazione C quindi smista le trame interne nell'uscita opportuna, e i moduli di uscita B formano i flussi di dati di uscita per esempio SDH, SONET o OTN, aggiungendo le informazioni di manutenzione e segnalazione.

Un'unità di controllore di matrici D fa parte della rete di commutazione C ed ha il compito di controllare il comportamento di commutazione e di implementare l'algoritmo di smistamento.

Una rete nota per commutare uno qualsiasi degli n ingressi in una qual-

siasi delle  $m$  uscite è una rete multistadio che utilizza almeno uno stadio intermedio per ridurre il numero di punti di intersezione senza aumentare il bloccaggio, e è nota come una rete di Clos secondo il documento tecnico pubblicato da Charles Clos nel 1953.

Una rete di commutazione di Clos tipica nota è illustrata in Figura 2. Il primo stadio 1 ha "a" matrici di commutazione, ciascuna avente "b" ingressi e "c" uscite. Lo stadio intermedio 2 ha "c" matrici di commutazione, ciascuna avente "a" ingressi e "a" uscite, e lo stadio di uscita 3 ha "a" matrici di commutazione, ciascuna avente "c" ingressi e "b" uscite.

Le uscite di ciascuna matrice del primo stadio 1 sono collegate agli ingressi di tutte le matrici dello stadio intermedio 2 tramite un solo collegamento, e le uscite di ciascuna matrice dello stadio intermedio 2 sono collegate agli ingressi di tutte le matrici dello stadio di uscita 2 tramite un solo collegamento.

La frazione  $c/b$  è denominata il fattore di espansione, ed è correlata al numero di percorsi interni delle matrici e pertanto alla probabilità di trovare un percorso dall'ingresso all'uscita della rete di commutazione. Se il termine "b" è eguale o supera il doppio del termine "a" meno 1, che si approssima al fattore di espansione che è maggiore di o eguale a 2, secondo la teoria delle reti di commutazione di Clos è possibile utilizzare completamente le uscite delle reti trovando sempre un percorso che collega un qualsiasi ingresso con una qualsiasi uscita.

Quest'invenzione riguarda le reti di commutazione di Clos, nelle quali il fattore di espansione è inferiore a 2 (esso deve essere maggiore dell'unità, o una situazione di bloccaggio potrebbe esistere all'interno di

una singola matrice di commutazione), per fornire una capacità maggiore aumentando il numero di ingressi e di uscite, senza aumentare in modo non necessario il costo. Tuttavia, questo aumenta il rischio di fallimento nella ricerca di un percorso attraverso la rete, e rende necessario usare un algoritmo complesso di ridisposizione dello stato del traffico.

Un esempio di come il blocco potrebbe verificarsi con un rapporto di espansione inferiore a 2 è illustrato con riferimento alla Figura 3, che illustra una rete di Clos a tre stadi avente nove matrici in ciascuno stadio, sebbene solo una matrice sia illustrata negli stadi di ingresso e di uscita. Ciascuna delle matrici dello stadio di ingresso 4 ha otto ingressi per nove uscite, ciascuna matrice dello stadio intermedio 5 ha nove ingressi per nove uscite, e ciascuna matrice dello stadio di uscita 6 ha nove ingressi per otto uscite. Il rapporto di espansione è pertanto di 9/8.

Si consideri un tentativo di realizzare un collegamento a intersezione fra l'ingresso 1 della prima matrice nello stadio di ingresso 4 e l'uscita della prima matrice nello stadio di uscita 6. Si supponga che le uscite 2-8 dell'ultima matrice siano usate e alimentate da collegamenti che provengono dalle matrici 3-9 dello stadio intermedio 5. Pertanto il collegamento a intersezione può essere realizzato solo tramite le matrici 1 e 2 dello stadio intermedio 5, dalla prima matrice del primo stadio 4. Tuttavia, se le uscite 1 e 2 della prima matrice dello stadio di ingresso 4 (che si collega alle prime due matrici dello stadio mediano) sono usate tramite due collegamenti che vanno verso una qualsiasi matrice 8 di stadio di uscita eccettuata la prima matrice, il collegamento a intersezione desiderato non può essere realizzato.

L'invenzione è rivolta alle trame di dati di commutazione con livelli di traffico differenti definiti da vari standard digitali, come gli standard SDH, SONET e OTN. Con riferimento alla Figura 4, è illustrata la struttura di moltiplicazione SDH di base (raccomandazione ITU-G.70X). Il collegamento x3 sul collegamento fra la unità AU-3 (unità di gestione) e le trame di dati AUG indica che la trama di dati AUG incorpora tre trame di dati di unità AU-3. Una trama STM-N (modulo di trasporto asincrono) può incorporare una trama AUG quando  $N=1$ , e, ovvero 16 quando  $N=16$ . Le trame di dati sono tipicamente trasmesse a 8 000 trame al secondo, di modo che la velocità dei dati delle trame è più ampia sia proporzionalmente maggiore. La velocità dei dati di una trama di dati STM-16 è approssimativamente eguale a 2,5 Gbit/sec.

I collegamenti di ingresso, di uscita e interni della rete Clos illustrate in Figura 2 possono pertanto accogliere un numero di intervalli di tempo predeterminato, per esempio, 48 intervalli di tempo corrispondenti a una velocità di dati di 2,5 Gbit/sec. Ciascun intervallo è sempre riempito con dati di riempimento o con dati validi, nell'ultimo caso, i dati che provengono da un particolare ingresso della rete di commutazione. Un intervallo di tempo può pertanto appartenere ad un qualsiasi tipo di traffico. Per esempio, esso potrebbe essere un terzo di un modulo STM-1, un dodicesimo di un modulo STM-4, ecc., o può essere inutilizzato, vale a dire, riempito con simboli di riempimento che sono prodotti dalla rete di commutazione stessa.

E' noto che una tale rete Clos permette una moltiplicazione a divisione di tempo (TDM) di dati nei suoi collegamenti interni, in aggiunta alla sua



capacità di smistamento nello spazio. Con riferimento alla Figura 5, assegnato un particolare elemento 7 nell'ingresso "x" di una qualsiasi matrice di commutazione particolare della rete di Figura 2, la matrice di commutazione 4 può spostarsi nell'uscita "y" (smistamento nello spazio), e, entro il flusso "y", in una nuova posizione nel tempo (moltiplicazione di tempo).

I richiedenti hanno esaminato le situazioni di blocco tipiche in una rete di Clos che commuta dati digitali, e hanno notato una buona quantità di frammentazione dei dati che riempiono i collegamenti interni. Per esempio alcune delle richieste di collegamento che provengono nella rete di commutazione avevano una velocità di dati bassa, come il modulo STM-1, nel quale caso tre dei 48 intervalli di tempo nel suddetto esempio verranno riempiti con dati validi, e 45 verranno riempiti con elementi di riempimento, che lasciano i collegamenti ampiamente liberi, tuttavia inadatti per accogliere un'altra richiesta, probabilmente per il modulo STM-16.

L'invenzione fornisce una rete di commutazione per commutare trame di dati, in intervalli di tempo definiti, di una richiesta di collegamento a intersezione fra un ingresso desiderato e una uscita desiderata, comprendente uno stadio di ingresso costituito da una pluralità di matrici di commutazione, uno stadio intermedio comprendente una pluralità di matrici di commutazione, e uno stadio di uscita comprendente una pluralità di matrici di commutazione, ciascuna matrice di commutazione dello stadio di ingresso avendo un collegamento con ciascuna matrice di commutazione dello stadio intermedio, e ciascuna matrice di commutazione dello stadio intermedio avendo un collegamento con ciascuna matrice di commuta-



zione dello stadio di uscita, comprendenti mezzi per smistare ciascun intervallo di tempo di ciascuna trama in modo indipendente attraverso le matrici di commutazione.

Questo permette un miglior utilizzo dei collegamenti interni e corrispondentemente un bloccaggio ridotto.

Vantaggiosamente il rapporto di espansione (fra le uscite e gli ingressi delle matrici di commutazione dello stadio di ingresso) è inferiore a due, preferibilmente inferiore a 1,25 che sarebbe precedentemente stato soggetto al bloccaggio di Clos.

Vantaggiosamente le matrici di commutazione hanno collegamenti di moltiplicazione a divisione di tempo. Ciascun intervallo di tempo può accogliere una trama la cui velocità dei dati nominali è di almeno un sedicesimo, preferibilmente almeno un quarantottesimo della velocità dei dati dei collegamenti.

Una matrice di commutazione per commutare trame di dati, costruita secondo l'invenzione, verrà ora descritta in dettaglio, a titolo di esempio, con riferimento ai disegni allegati, nei quali:

- La Figura 1 è uno schema a blocchi che illustra un collegamento a intersezione digitale che incorpora una rete di commutazione, entrambi come noti, e secondo l'invenzione;
- La Figura 2 è uno schema a blocchi di una rete di commutazione di Clos a tre stadi, entrambi come noti, e secondo l'invenzione;
- La Figura 3 è uno schema a blocchi di parte di un esempio particolare di una rete di commutazione di Clos nota che illustra una situazione di bloccaggio;

- La Figura 4 è uno schema che illustra la struttura di una trama di dati a gerarchia SDH del modulo STM;
- La Figura 5 è uno schema a blocchi che illustra un'operazione di commutazione di una matrice di commutazione della rete di commutazione di Clos di Figura 2;
- La Figura 6 è uno schema a blocchi che illustra un esempio del riempimento interno di una rete di commutazione di Clos a tre stadi secondo l'invenzione;
- Le Figure 7A - 7I sono schemi che illustrano il riempimento dei collegamenti con matrici di commutazione dello stadio intermedio, e
- La Figura 7J è uno schema che illustra il riempimento dei collegamenti con le matrici di commutazione dello stadio di ingresso;
- La Figura 8 è uno schema di flusso che illustra il metodo di riempimento interno della rete di Clos a tre stadi di Figura 6;
- La Figura 9 è uno schema a blocchi di un ulteriore esempio del riempimento interno di una rete di Clos a tre stadi secondo l'invenzione;
- La Figura 10 illustra uno schema a blocchi che illustra la divisione e la ricombinazione di una trama di dati che entra in e che esce da una rete di commutazione di Clos a tre stadi secondo l'invenzione;
- La Figura 11 è uno schema a blocchi che illustra un ulteriore esempio di riempimento interno di una rete di Clos a tre stadi secondo l'invenzione;
- e
- La Figura 12 è uno schema di flusso che illustra un algoritmo di ri-disposizione.

Con riferimento alla Figura 1, la rete di commutazione secondo

l'invenzione fa parte di un collegamento a intersezione digitale e, come nei collegamenti a intersezione convenzionali, include una serie di moduli di ingresso A e di moduli di uscita B, che rimuovono e ripristinano, rispettivamente, le informazioni di manutenzione e di segnalazione, per creare trame interne che sono smistate attraverso la rete di commutazione C. Le trame interne sono generate dai moduli di ingresso A sostituendo alcuni byte delle trame in ingresso di tipo SDH, SONET e OTN con informazioni usate dalla rete di commutazione C o con i simboli di riempimento. I byte rimossi contengono informazioni di segnalazione. I moduli di uscita B eseguono il processo inverso: essi sostituiscono i byte usati internamente nella trama interna con informazioni che appartengono agli standard SDH, SONET o OTN.

La rete di commutazione secondo l'invenzione include anche un'unità di controllore delle matrici D per controllare il comportamento della commutazione e per implementare l'algoritmo di smistamento secondo l'invenzione.

Con riferimento alla Figura 6, la rete di commutazione secondo l'invenzione verrà descritta con riferimento alla rete di Clos a tre stadi che riceve il traffico in ingresso secondo lo standard SDH, nel quale sono previste 36 matrici di commutazione in ciascuno degli stadi di ingresso 9, intermedi 10, e di uscita 11. Le matrici nello stadio di ingresso hanno 32 ingressi per 36 uscite, le matrici nello stadio intermedio hanno 36 ingressi per 36 uscite, e le matrici nello stadio di uscita hanno 36 ingressi per 32 uscite. Come in una rete di Clos convenzionale, ciascuna matrice di commutazione dello stadio di ingresso 9 ha uno e solo un collegamento,



indicato complessivamente dal riferimento 12, con ciascuna matrice di commutazione dello stadio intermedio 10, e ciascuna matrice di commutazione dello stadio intermedio 10 ha uno, e solo un collegamento indicato complessivamente dal riferimento 13 con ciascuna matrice di commutazione dello stadio di uscita 11. I collegamenti con l'ingresso e l'uscita della rete di commutazione sono indicati complessivamente dai numeri di riferimento 14, 15.

La rete di commutazione è tale che il traffico si sposta da una qualsiasi matrice di commutazione di stadio di ingresso, ad una qualsiasi matrice di commutazione di stadio intermedio e da una qualsiasi matrice di commutazione di stadio intermedio ad una qualsiasi matrice di commutazione di stadio di uscita, in un collegamento fisico di 2,5 Gbit/sec. Il segnale trasmesso nei collegamenti 12, 13, 14, 15 è un segnale multiplexato a divisione di tempo costituito da 48 intervalli di tempo.

Ciascun intervallo di tempo ha una velocità di bit di 2,5 Gbit/sec/48. Questa velocità di bit è la velocità di bit di un segnale di tipo AU-3. Ciascun intervallo è riempito con simboli di riempimento, generati dalla rete di commutazione, o con dati validi, che possono essere una trama intera di AU-3, un terzo di una trama di STM-1, un dodicesimo di una trama di STM-4, o un quarantottesimo di una trama di STM-16.

L'ingresso della rete di commutazione ha la forma di trame di dati per differenti livelli di traffico secondo lo standard SDH. Ciascun collegamento di ingresso può contenere tutte le trame di dati eguali o inferiori come velocità di bit verso il modulo STM-16, vale a dire, VC3, VC4, STM-1, STM-4, STM-16. Le trame di dati di velocità di bit maggiori sono ricevute in più

collegamenti di ingresso. Per esempio un modulo STM-64 è disposto su quattro collegamenti di ingresso.

La rete di commutazione sarebbe soggetta al bloccaggio per tale traffico se le trame fossero smistate come trame intere come nella rete di commutazione nota come quella delle Figure 1 e 2, in quanto il rapporto di espansione delle matrici di commutazione 9 dello stadio di ingresso è di  $9/8$ , notevolmente inferiore al rapporto di espansione di non bloccaggio di rete di Clos di approssimativamente 2.

Secondo l'invenzione, l'unità D del controllore delle matrici include mezzi per smistare ciascun intervallo di tempo di ciascuna trama indipendentemente attraverso le matrici di commutazione. Pertanto, con riferimento alla Figura 8, quando un utilizzatore fa una richiesta di collegamento a intersezione, la richiesta è divisa in flussi di velocità di dati inferiori delle unità AU-3 comprendenti intervalli di tempo singoli, ciascuno contenente una trama di una unità AU-3.

La fase successiva eseguita dall'unità di controllore D delle matrici secondo l'invenzione è la creazione di una lista di matrici di commutazione dello stadio intermedio, che mostra l'occupazione dei collegamenti, in primo luogo, dalla matrice di commutazione di ingresso nella quale la richiesta è generata e, in secondo luogo, alla particolare matrice di commutazione di uscita contenente l'uscita richiesta. La lista viene ordinata in sequenza, in primo luogo, sulla base dell'occupazione dei collegamenti 13 fra le matrici di commutazione dello stadio intermedio e è richiesta la matrice di commutazione dello stadio di uscita particolare, le matrici corrispondendo ai collegamenti che hanno un numero maggiore di intervalli

di tempo liberi da dati validi che sono le prime matrici. Se esiste più di un collegamento con un numero eguale di intervalli di tempo liberi, allora le rispettive matrici di commutazione sono ordinate, in secondo luogo, sulla base del numero di intervalli di tempo liberi nei collegamenti 12 con le matrici di commutazione dello stadio di ingresso, nel quale è stata ricevuta dall'utilizzatore la richiesta di collegamento a intersezione. Se esiste più di una matrice di commutazione dello stadio intermedio con un numero eguale di intervalli di tempo liberi nei collegamenti 12, e un numero eguale di intervalli di tempo liberi nei collegamenti 13, per esempio, quando tutti gli intervalli di tempo sono liberi da dati validi, allora le matrici di commutazione sono elencate sulla base dell'ordine numerico come illustrato in Figura 6, o in un certo altro ordine predeterminato.

Nel caso di una richiesta di un collegamento monodirezionale, due intervalli di tempo sono allocati nei collegamenti 12, 13 della prima matrice di commutazione dello stadio intermedio della lista, per il primo intervallo di tempo dell'unità AU-3 della richiesta di collegamento a intersezione. Gli intervalli di tempo nei collegamenti 12, 13 della successiva matrice di commutazione dello stadio intermedio della lista sono quindi allocate al successivo intervallo di unità AU-3 della richiesta di collegamento a intersezione, e così via. Ogni volta l'intervallo di tempo è elaborato separatamente usando lo stesso algoritmo.

Un esempio specifico è ora fornito con riferimento alla Figura 6. Si supponga che non esista un collegamento a intersezione lungo la rete di commutazione, di modo che tutti i collegamenti 12, 13 abbiano ciascuno 48 intervalli di tempo riempiti con simboli di riempimento. Si supponga

inoltre che sia richiesto un collegamento monodirezionale per una trama di dati di modulo STM-16 dal 40° ingresso alla 300<sup>a</sup> uscita. Questo significa che è necessario interconnettere l'8° ingresso della 2<sup>a</sup> matrice di commutazione del 2° stadio di ingresso con la 12<sup>a</sup> uscita della 10<sup>a</sup> matrice di commutazione dello stadio di uscita.

La richiesta di collegamento del modulo STM-16 è gestita come se esistessero 48 richieste indipendenti di collegamento monodirezionali di AU-3. Con riferimento alla Figura 7A, le 36 colonne si riferiscono alle matrici di commutazione dello stadio intermedio. La prima riga (Clos) è il numero di matrici di commutazione di stadio intermedio, la seconda riga è il riempimento della unità AU-3 del collegamento fra la matrice di commutazione dello stadio intermedio specificata e la matrice di commutazione dello stadio di uscita richiesta, e la terza riga è il riempimento della unità AU-3 del collegamento fra la matrice di commutazione dello stadio di ingresso nella quale la richiesta ha origine e la matrice di commutazione dello stadio intermedio specificato. Il riempimento della AU-3 può essere un qualsiasi numero di fra 0 e 48. L'algoritmo crea una tale lista per un qualsiasi collegamento richiesto.

La situazione prima della richiesta è illustrata in Figura 7A. La situazione dopo aver smistato la prima unità AU-3 è illustrata in Figura 7B. La situazione dopo aver smistato la seconda unità AU-3 è illustrata in Figura 7C. Dopo che 36 unità AU-3 sono state smistate, tutte le matrici di commutazione dello stadio intermedio (Clos) hanno ancora la stessa priorità, come illustrato in Figura 7D. Dopo che l'ultima unità AU-3 è stata smistata, la lista ordinata è come illustrata in Figura 7E.



Una rappresentazione di questo riempimento interno delle matrici di commutazione dello stadio intermedio è illustrata in Figura 6. Una qualsiasi ulteriore richiesta che non coinvolge la 2<sup>a</sup> matrice di commutazione dello stadio di ingresso e la 10<sup>a</sup> matrice di commutazione dello stadio di uscita verrà smistata nello stesso modo.

Si consideri ora un collegamento monodirezionale dalla 5<sup>a</sup> trama del VC-4 (contenitore virtuale) del 700° ingresso al 2° VC-4 della 307<sup>a</sup> uscita in cui la matrice di commutazione dello stadio di uscita è eguale a quella della richiesta precedente. Dal punto di vista della rete di commutazione questo significa che gli intervalli di tempo 13, 14 e 15 delle unità AU-3 del 28° ingresso della 22<sup>a</sup> matrice di commutazione dello stadio di ingresso devono essere collegati agli intervalli di tempo 4, 5 e 6 della unità AU-4 della 19<sup>a</sup> uscita della 10<sup>a</sup> matrice di commutazione dello stadio di uscita. L'algoritmo eseguirà questo collegamento del VC-4 come 3 collegamenti monodirezionali indipendenti della AU-3.

La situazione prima della richiesta è come illustrata in Figura 7F. Questa lista tiene conto (vedere riga 2 di "uscita") del riempimento dei collegamenti 13 derivanti dal primo collegamento. Dopo l'ultima unità AU-3, la lista ordinata è come illustrata in Figura 7G. Questo nuovo riempimento interno è illustrato in Figura 9.

I collegamenti interni 12, 13 sono collegamenti TDM con 48 intervalli disponibili per i dati. Le unità AU-3 smistate individualmente verranno inviate normalmente al primo intervallo libero nel rispettivo collegamento, indipendentemente dalla posizione lungo i 48 intervalli. Pertanto un'unità AU-3 particolare potrebbe essere accolta nel primo intervallo TDM di un



collegamento. La successiva unità AU-3 potrebbe essere accolta nell'ultimo intervallo TDM del collegamento successivo usato, e una terza AU-3 potrebbe essere accolta in un intervallo intermedio fra le estremità della riga di 48 intervalli di tempo. Il fatto importante è che le unità AU-3 sono collegate in ordine nell'uscita della rispettiva matrice di commutazione dello stadio di uscita.

Con riferimento alla Figura 10, si consideri lo smistamento di una trama del VC-4 (3 intervalli di tempo equivalenti ad una sequenza rispettiva di tre byte di AU-3 "a,b,c"). L'unità di controllore D delle matrici configura i blocchi Clos dello stadio di ingresso, dello stadio intermedio e dello stadio di uscita nel modo illustrato in figura. Gli intervalli di tempo occupati corrispondenti alle altre richieste dell'utilizzatore, sono indicati con "x". La sequenza dei byte in ingresso "a, b, c" è divisa nello stadio di ingresso di modo che il byte "a" sia inviato alla matrice "i" di commutazione dello stadio intermedio, il byte "b" sia inviato alla matrice di commutazione "j" dello stadio intermedio, ecc.. La capacità di ogni matrice di commutazione di smistare un byte in arrivo è usata in un qualsiasi intervallo di tempo di un collegamento con un qualsiasi intervallo di tempo di un qualsiasi collegamento di uscita. Il byte "a" è trasferito entro l'intervallo di tempo 2 nei collegamenti 12 e nell'intervallo di tempo 47 nei collegamenti 13, e così via per i byte "b" e "c". Il rispettivo stadio 11 di matrice di commutazione dello stadio di uscita mappa ancora la struttura dei VC4 corretta ordinando i byte "a,b,c" nel loro ordine corretto.

Le caratteristiche principali della rete di commutazione dell'invenzione descritta sopra sono: moltiplicazione di tempo (che è resa possibile

dall'hardware della matrice di commutazione); e la possibilità di dividere un qualsiasi traffico SONET, SDH o OTN nel livello di flusso di dati di AU-3.

Il traffico di ingresso verso la matrice di commutazione può essere rilevato come una serie di trame di dati di AU-3 indipendentemente dal livello di traffico di ingresso reale verso il collegamento a intersezione digitale (per esempio, STM-1, STM-4, STM-16, ecc. dalla gerarchia SDH, e STS-1, STS-3, ecc. dalla rete SONET).

Tutti gli intervalli delle AU3 sono smistati in un modo indipendente equilibrando il riempimento delle matrici di commutazione dello stadio intermedio, in primo luogo verso le uscite dallo stadio intermedio e in secondo luogo verso gli ingressi dello stadio intermedio. Questo riduce o elimina la frammentazione in quanto nessuno dei collegamenti 12, 13 è riempito completamente (vale a dire non tutti gli intervalli  $i$  di tempo sono riempiti) prima che sia raggiunta la saturazione di ingresso/uscita.

Assegnata una particolare matrice di commutazione di stadio di uscita che deve essere raggiunta per soddisfare una richiesta del cliente, l'algoritmo seleziona le matrici di commutazione dello stadio intermedio da usare tramite la compensazione del riempimento (misurato in numero di intervalli di tempo 0-48) dei collegamenti fra essi e tale particolare matrice di commutazione di stadio di uscita. Tornando all'esempio sopra fornito con riferimento alla Figura 9, dopo aver avviato la seconda richiesta - il VC4 - una richiesta successiva, in un qualsiasi livello di traffico dal contenitore VC4 al modulo STM256, che deve raggiungere la matrice di commutazione dello stadio di uscita no. 10 non userà matrici di commu-

tazione dello stadio intermedio no. 1, 2, 3, 25, 26, 27, 28, 29, ....., 36 in quanto il riempimento del loro collegamento con la matrice di commutazione dello stadio di uscita no. 10 è eguale a 2, e invece le matrici di commutazione dello stadio intermedio no. 4, 5, 6, ....., 24 saranno considerate per prime dato che il riempimento del loro collegamento con la matrice di commutazione no. 10 dello stadio di uscita è eguale a 1.



Con riferimento ancora alla Figura 8, una richiesta di un collegamento di trasmissione, vale a dire, un collegamento da un ingresso a più di una uscita, soddisfa differentemente una richiesta di un collegamento monodirezionale, vale a dire una richiesta da un ingresso ad un'uscita. Nel caso del primo collegamento, se esistono già collegamenti in posizione lungo la rete di commutazione che si riferiscono alla richiesta di trasmissione usando la stessa matrice di commutazione dello stadio di uscita, il collegamento è smistato solo nella matrice di commutazione dello stadio di uscita che già trasferisce la richiesta di trasmissione. Un ingresso di una tale matrice di commutazione di stadio di uscita è collegato a due o più uscite invece che ad una sola.

Se non esistono tali collegamenti in posizioni che utilizzando la stessa matrice di commutazione dello stadio di uscita, l'algoritmo ricerca le matrici di commutazione dello stadio intermedio già usate per smistare una parte precedente della stessa trasmissione. Se esistono tali matrici di commutazione dello stadio intermedio, l'algoritmo seleziona fra essi in base alla lista di priorità indicata sopra, inoltre, collegando gli ingressi di queste matrici alle uscite multiple. Se non sono usate tali matrici di commutazione dello stadio intermedio, viene usato il primo percorso della li-

sta di priorità che soddisfa la richiesta tale che siano liberi i collegamenti 12 (ingresso nello stadio intermedio) e 13 (stadio intermedio in uscita). Per considerare un esempio, si supponga che il VC-4 illustrato in Figura 9 (5° contenitore VC-4 del 700° ingresso) deve anche essere collegato al 14° contenitore VC-4 della 1137<sup>a</sup> uscita modificando un collegamento monodirezionale in un collegamento di trasmissione. Questo è illustrato in Figura 11. Questo nuovo collegamento non è nella stessa matrice di commutazione di stadio di uscita (esso è nel 36°, non nel 10° stadio), di modo la stessa matrice di commutazione di uscita non può essere usata. Come detto sopra, le unità AU-3 13, 14 e 15 del 28° ingresso della 22<sup>a</sup> matrice di commutazione dello stadio di ingresso devono essere collegate, questa volta alle unità AU-3 40, 41 e 42 della 27<sup>a</sup> uscita della 36<sup>a</sup> matrice di commutazione dello stadio di uscita. Come di solito l'algoritmo soddisferà questo collegamento di VC-4 come 3 collegamenti AU-3 indipendenti.

La situazione prima della richiesta del collegamento addizionale richiesto è illustrata in Figura 7H. Si deve notare che per ciascuna unità AU-3 esiste già un percorso dallo stadio d'ingresso intermedio a causa della ramificazione precedente dal 5° VC-4 del 700° ingresso (matrici di commutazione di stadio intermedio 1-3), di modo che il secondo collegamento nello stadio intermedio possa essere aperto semplicemente programmando ulteriori collegamenti 13 a partire da queste matrici di commutazione.

Quando l'ultima unità AU-3 è smistata, la lista ordinata è come illustrato in Figura 7I. Si noti che se il flusso di uscita richiesto addizionale era sulla 10<sup>a</sup> matrice di commutazione dello stadio di uscita (uscite nel campo:

289-320), l'algoritmo avrebbe creato il collegamento di trasmissione sulla 10<sup>a</sup> matrice di commutazione dello stadio di uscita.

Una simulazione al computer del suddetto algoritmo di smistamento, non ha mostrato alcuna situazione di blocco, e pertanto nessuna necessità di ridisporre i collegamenti. Si ritiene che la ragione di questo sia la divisione del traffico di dati nelle strutture delle unità AU-3,

Tuttavia, si prevede che il bloccaggio potrebbe verificarsi nel caso di guasto di hardware, per esempio delle matrici di commutazione dello stadio intermedio. L'algoritmo pertanto include una strategia di ridisposizione che tiene conto proprio di questa situazione.

La ridisposizione è un metodo per variare l'occupazione delle matrici interne mentre conserva lo stadio di ingresso/uscita. Uno degli scopi è quello di produrre un nuovo stato interno più adatto del vecchio per permettere nuovi percorsi; un altro è quello di riallocare i percorsi interni evitando la presenza di guasti delle matrici di commutazione dello stadio intermedio. La ridisposizione è pertanto una sequenza intelligente, secondo una certa strategia, per soddisfare le richieste. Si noti che le richieste da soddisfare normali, attivate dal cliente, sono naturalmente da soddisfare in sequenza casuale.

Molti differenti strategie di ridisposizione sono state simulate tutte usando il metodo di smistamento prima descritto, e tutte sono elaborate. Per discriminare fra esse sono stati considerati gli ingressi 32-36 delle matrici di commutazione dello stadio ingresso. Le strategie di ridisposizione hanno fallito, ma quella che fu selezionata ha dimostrato un miglior comportamento in termini di numero di situazioni di blocco risolte.

L'algoritmo di ridisposizione funziona come segue, con riferimento alla Figura 12. Dapprima ogni collegamento di trasmissione di  $n$  ramificazioni (solo i collegamenti di trasmissione che si aprono sugli stadi di ingresso o su quelli intermedi) è considerato come una serie di  $n$  collegamenti monodirezionali. Così è considerato ogni componente di AU-3 di ciascun collegamento a intersezione.

E' ora necessario determinare quale matrice di commutazione di stadio di ingresso avviare per la ridisposizione. Per ciascuna matrice di commutazione di stadio di ingresso è calcolata la somma delle uscite della unità AU-3 che sono usate. Una lista di tali matrici ordinate secondo questa somma è calcolata in ordine decrescente. Se esiste più di una matrice di commutazione dello stadio di ingresso con lo stesso valore, esse sono ordinate considerando la somma dei componenti della AU-3 in ingresso durante l'uso in ordine decrescente.

Considerando il primo elemento della lista, tutti i collegamenti monodirezionali (di questa matrice di commutazione dello stadio di ingresso) sono smistati nuovamente partendo dall'ingresso più basso (usando l'algoritmo di smistamento normale). Tutti i collegamenti di trasmissione (di questa matrice di commutazione di stadio di ingresso) sono smistati nuovamente partendo dall'ingresso più basso (usando l'algoritmo di smistamento modificato). L'algoritmo di smistamento modificato seleziona, in primo luogo, la matrice di commutazione dello stadio intermedio che può accettare il massimo numero di diramazioni di trasmissione. Se esistono molte di tali matrici di commutazione, esse sono discriminate tenendo conto di una matrice e con il minimo numero di unità AU-3 utilizzate.

Questa operazione è ripetuta fino a quando tutte le diramazioni di trasmissione sono state stabilite.

E' ora indicato un esempio di ridisposizione specifica. Si suppone che lo stato di ingresso/uscita sia il seguente:

Collegamento monodirezionale del moduli STM-16 dal 40° ingresso alla 300<sup>a</sup> uscita; collegamento di trasmissione del VC-4 dal 5° VC-4 al 700° ingresso al 2° VC-4 della 307<sup>a</sup> uscita e al 14° VC-4 della 1137<sup>a</sup> uscita (come illustrato in Figura 11); e in aggiunta, il collegamento monodirezionale del VC-4 dal 9° VC-4 del 390° ingresso al 2° VC-4 della 50<sup>a</sup> uscita.

La lista che illustra l'uscita della matrice di commutazione di stadio di ingresso e il riempimento dell'unità AU-3 di collegamento di ingresso sarà come illustrato in Figura 7J. Il numero di matrici di commutazione 2 è considerato il primo, e il suo collegamento monodirezionale viene smistato nuovamente (non esiste un collegamento di trasmissione). La matrice di commutazione dello stadio di ingresso successivo da considerare è la numero 22. Non esiste un collegamento monodirezionale di modo che le due diramazioni del collegamento di trasmissione sono smistate nuovamente. L'ultima matrice di commutazione dello stadio di ingresso è il numero 13 in cui viene smistato il collegamento monodirezionale.

Delle varianti possono essere realizzate senza allontanarsi dallo scopo dell'invenzione. Pertanto invece di avere un singolo stradio intermedio fra gli stadi di ingresso e di uscita, più di uno, per esempio, tre stadi possono essere inclusi fra gli stadi di ingresso e di uscita.



## RIVENDICAZIONI

1. Una rete di commutazione per commutare trame di dati, in intervalli di tempo definiti, di una richiesta di collegamento a intersezione fra un ingresso desiderato e una uscita desiderata, comprendente uno stadio di ingresso comprendente una pluralità di matrici di commutazione, uno stadio intermedio comprendente una pluralità di matrici di commutazione, e uno stadio di uscita comprendente una pluralità di matrici di commutazione, ciascuna matrice di commutazione dello stadio di ingresso avendo un collegamento con ciascuna matrice di commutazione dello stadio intermedio e ciascuna matrice di commutazione dello stadio intermedio avendo un collegamento con ciascuna matrice di commutazione dello stadio di uscita, comprendente mezzi per smistare ciascun intervallo di tempo di ciascuna trama indipendentemente tramite le matrici di commutazione.
2. Una rete di commutazione secondo la rivendicazione 1, nella quale i mezzi di smistamento sono disposti per smistare ciascun intervallo di tempo in successione della trama di richieste di collegamento a intersezione tramite la matrice di commutazione dello stadio intermedio avente un collegamento con il numero istantaneo più grande degli intervalli di tempo liberi.
3. Una rete di commutazione secondo la rivendicazione 2, nel quale i collegamenti sono realizzati fra la matrice di commutazione dello stadio intermedio e la matrice di commutazione dello stadio di uscita dell'uscita richiesta.
4. Una matrice di commutazione secondo la rivendicazione 3, in cui i



mezzi di smistamento sono disposti per smistare ciascun intervallo di tempo in successione attraverso la matrice di commutazione dello stadio intermedio avente il collegamento fra la matrice di commutazione dello stadio di ingresso nella quale la richiesta fu ricevuta con il numero più elevato degli intervalli di tempo liberi, nel caso che una pluralità di matrici di commutazione dello stadio intermedio abbia numeri istantanei eguali degli intervalli di tempo liberi nei collegamenti con le matrici di commutazione dello stadio di uscita.

5. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-4, in cui i mezzi di smistamento sono previsti per creare una lista di intervalli di tempo liberi nei collegamenti fra le matrici di commutazione dello stadio intermedio e le matrici di commutazione degli stadio di ingresso e di uscita della richiesta quando viene ricevuta la richiesta di collegamento a intersezione.

6. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-5, in cui i collegamenti sono collegamenti multiplex a divisione di tempo.

7. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-6, in cui il numero di matrici di commutazione di stadio intermedio è almeno inferiore di due unità rispetto alla somma del numero di ingressi di ciascuna matrice di commutazione dello stadio di ingresso e di uscite di ciascuna matrice di commutazione degli stadi di uscita.

8. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-6, in cui il numero di matrici di commutazione degli stadi intermedi è inferiore al doppio del numero di ingressi di ciascuna matrice di com-

mutazione dello stadio di ingresso.

9. Una matrice di commutazione secondo la rivendicazione 8, in cui il numero di matrici di commutazione dello stadio intermedio è inferiore ad una volta e mezza il numero di ingressi di ciascuna matrice di commutazione dello stadio di ingresso.

10. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-9, in cui i mezzi di smistamento sono previsti per riassemblare i singoli intervalli di tempo smistati singolarmente in trame nell'uscita dei mezzi di commutazione dello stadio di uscita.

11. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-10, in cui i mezzi commutazione sono adatti per ricevere un traffico di dati standard dai quali sono state create trame generate internamente che sostituiscono almeno alcune trame superiori.

12. Una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-10, in cui ogni intervallo di tempo dei collegamenti corrisponde ad una trama avente una velocità di dati pari ad almeno un sedicesimo della velocità dei collegamenti.

13. Una matrice di commutazione secondo la rivendicazione 12, in cui gli intervalli di tempo possono ciascuno accogliere una trama di unità AU-3 dello standard di gerarchia SDH.

14. Un collegamento a intersezione digitale comprendente una matrice di commutazione secondo una qualsiasi delle rivendicazioni 1-13.

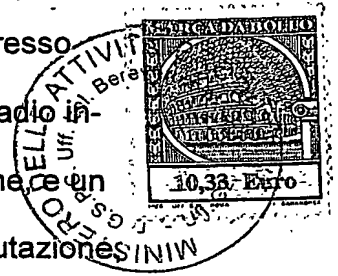
15. Un metodo per smistare trame di dati in intervalli di tempo definiti attraverso una rete di commutazione per soddisfare una richiesta di collegamento a intersezione fra un ingresso desiderato e un'uscita desidera-

ta, in cui la rete di commutazione comprende uno stadio di ingresso comprendente una pluralità di matrici di commutazione, uno stadio intermedio comprendente una pluralità di matrici di commutazione, e un stadio di uscita comprendente una pluralità di matrici di commutazione, ciascuna matrice di commutazione di stadio di ingresso avendo un collegamento con ciascuna matrice di commutazione di stadio intermedio e ciascuna matrice di commutazione di stadio intermedio avendo un collegamento con ciascuna matrice di commutazione di stadio di uscita, il metodo comprendendo la fase di smistare ciascun intervallo di tempo di ciascuna trama in modo indipendente attraverso le matrici di commutazione.

16. Un metodo secondo la rivendicazione 15, in cui ciascun intervallo di tempo successivo della trama di richiesta di collegamento a intersezione è smistata attraverso la matrice di commutazione dello stadio intermedio avente il collegamento con il numero istantaneo massimo di intervalli di tempo liberi.

17. Un metodo secondo la rivendicazione 16, in cui i collegamenti sono eseguiti fra la matrice di commutazione dello stadio intermedio e la matrice di commutazione dello stadio di uscita dell'uscita richiesta.

18. Un metodo secondo la rivendicazione 17, in cui ciascun intervallo di tempo successivo è smistato attraverso la matrice di commutazione dello stadio intermedio avente il collegamento fra la matrice di commutazione dello stadio di ingresso nella quale fu ricevuta la richiesta con il massimo numero istantaneo degli intervalli di tempo libero, nel caso che una pluralità di matrici di commutazione dello stadio intermedio abbia numeri istan-



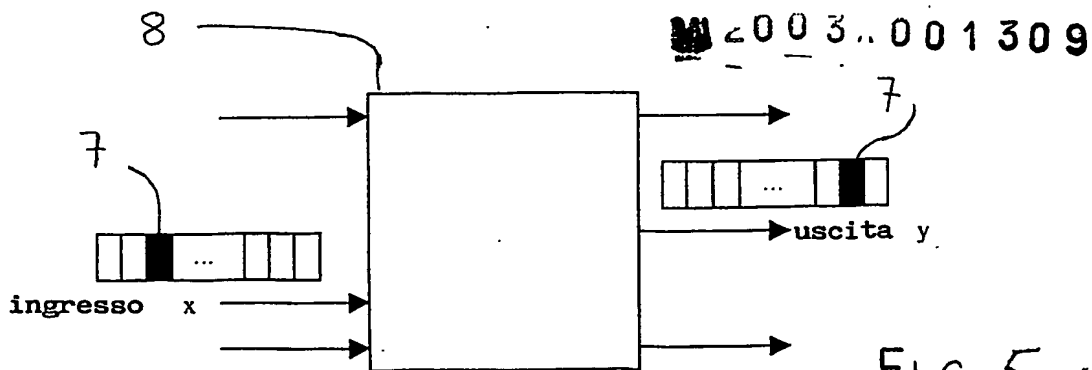
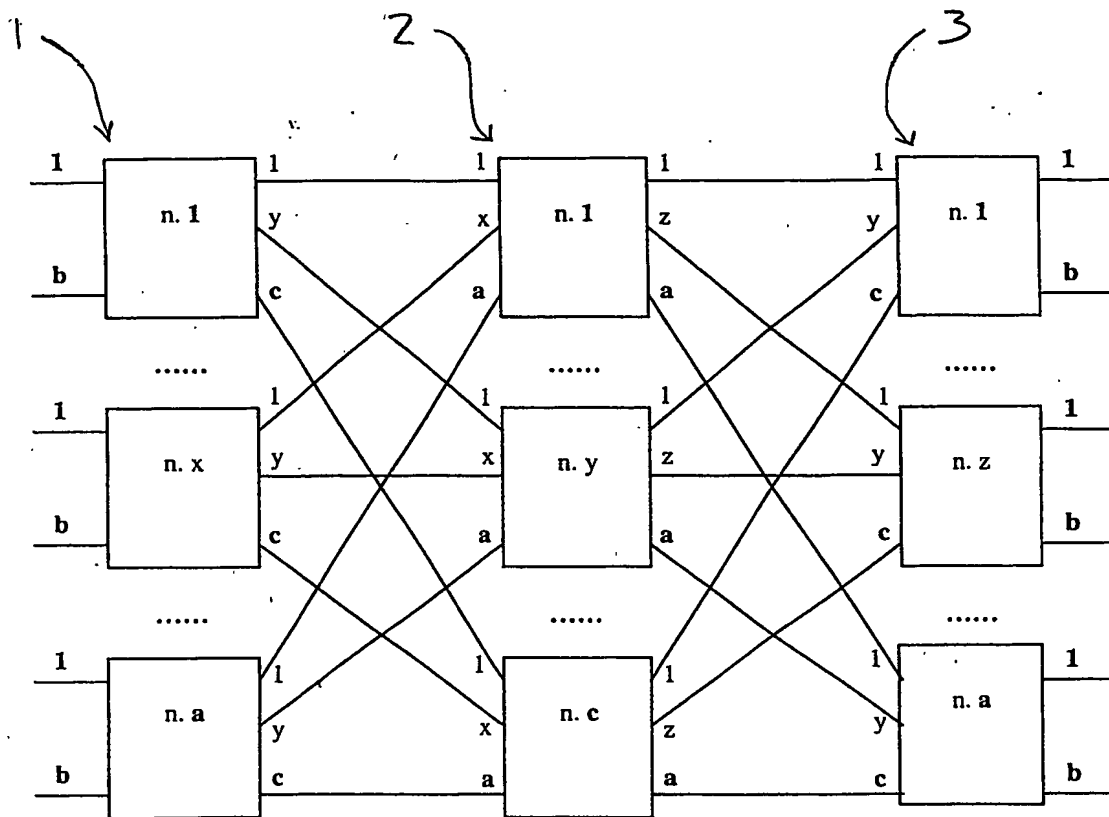
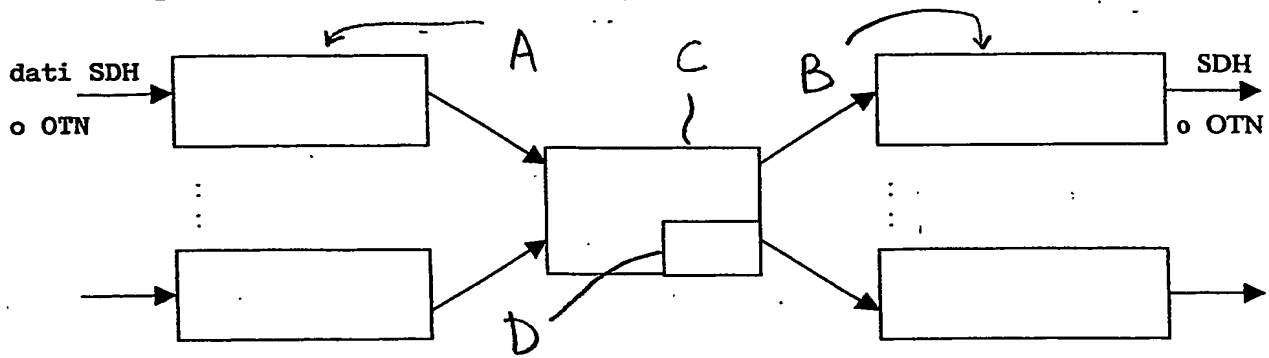
- 26 -

tanei eguali di intervalli di tempo libero nei collegamenti con le matrici di commutazione dello stadio di uscita.

19. Un metodo secondo una qualsiasi delle rivendicazioni 15-18, in cui viene creata una lista di intervalli di tempo liberi nei collegamenti fra le matrici di commutazione dello stadio intermedio e le matrici di commutazione dello stadio di ingresso e di uscita della richiesta quando è ricevuta una richiesta di collegamento a intersezione.

I mandatori \*





mandatari

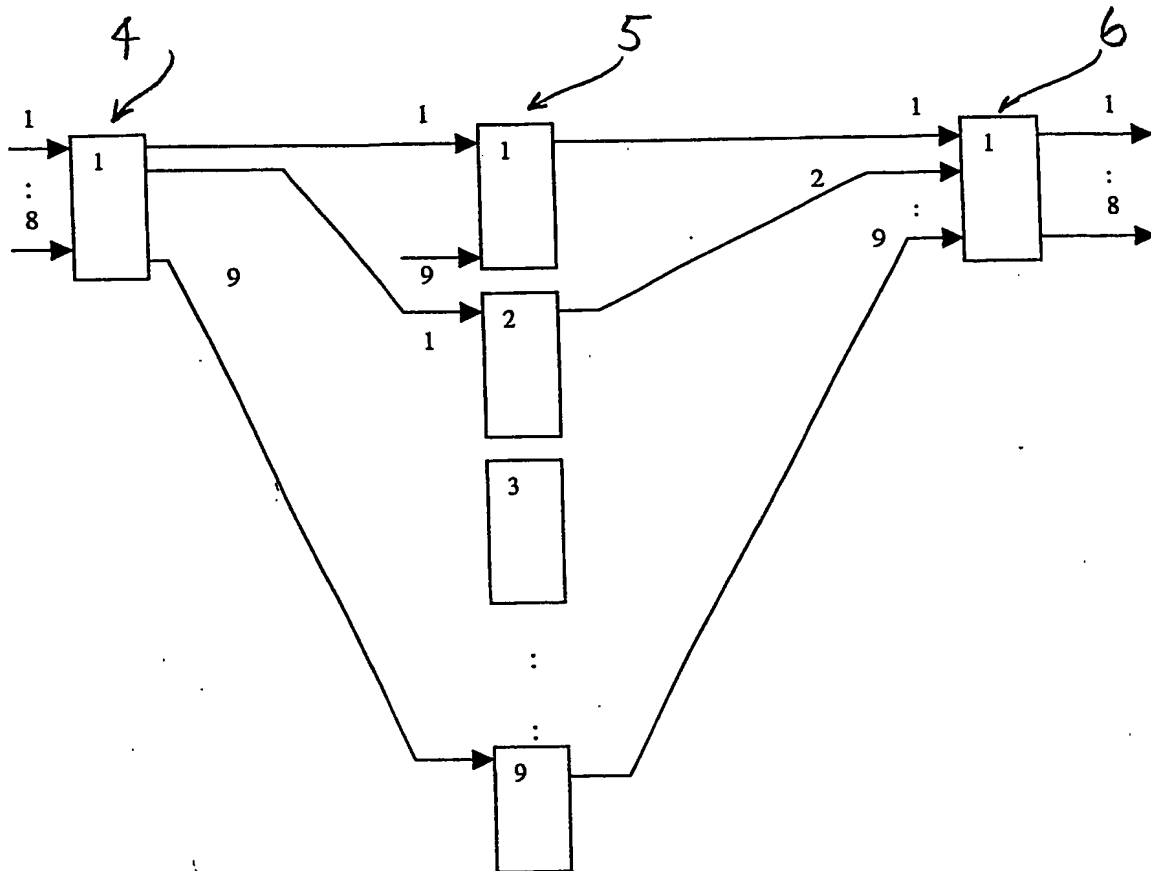
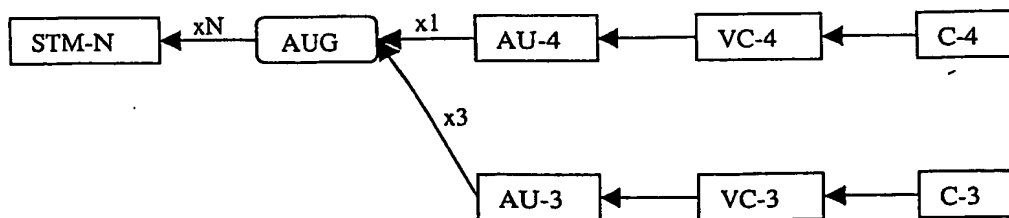


FIG 3



200 001 309

FIG 4



Clos	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36
Out	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

FIG 7A

Clos	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	1
Out	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

FIG 7B

Clos	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	2	1
Out	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1

FIG 7C

Clos	36	35	34	33	32	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
Out	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
In	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

FIG 7D

2003A001309

Clos	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	25	26	27	28	29	30	31	32	33	34	35	36
Out	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	2	2	2	2	2	2	2	2	2	2	2	2
In	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	2	2	2	2	2	2	2	2	2	2	2	2

FIG 7E

monofotari



Clos	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36
Out	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	2	2	2	2	2	2	2	2	2	2	2	2
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

FIG 7 F

Clos	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	3	2	1
Out	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

FIG 7 G

Clos.	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	3	2	1
Out	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

FIG 7 H

Clos	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	3	2	1
Out	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1
In	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

FIG 7 I

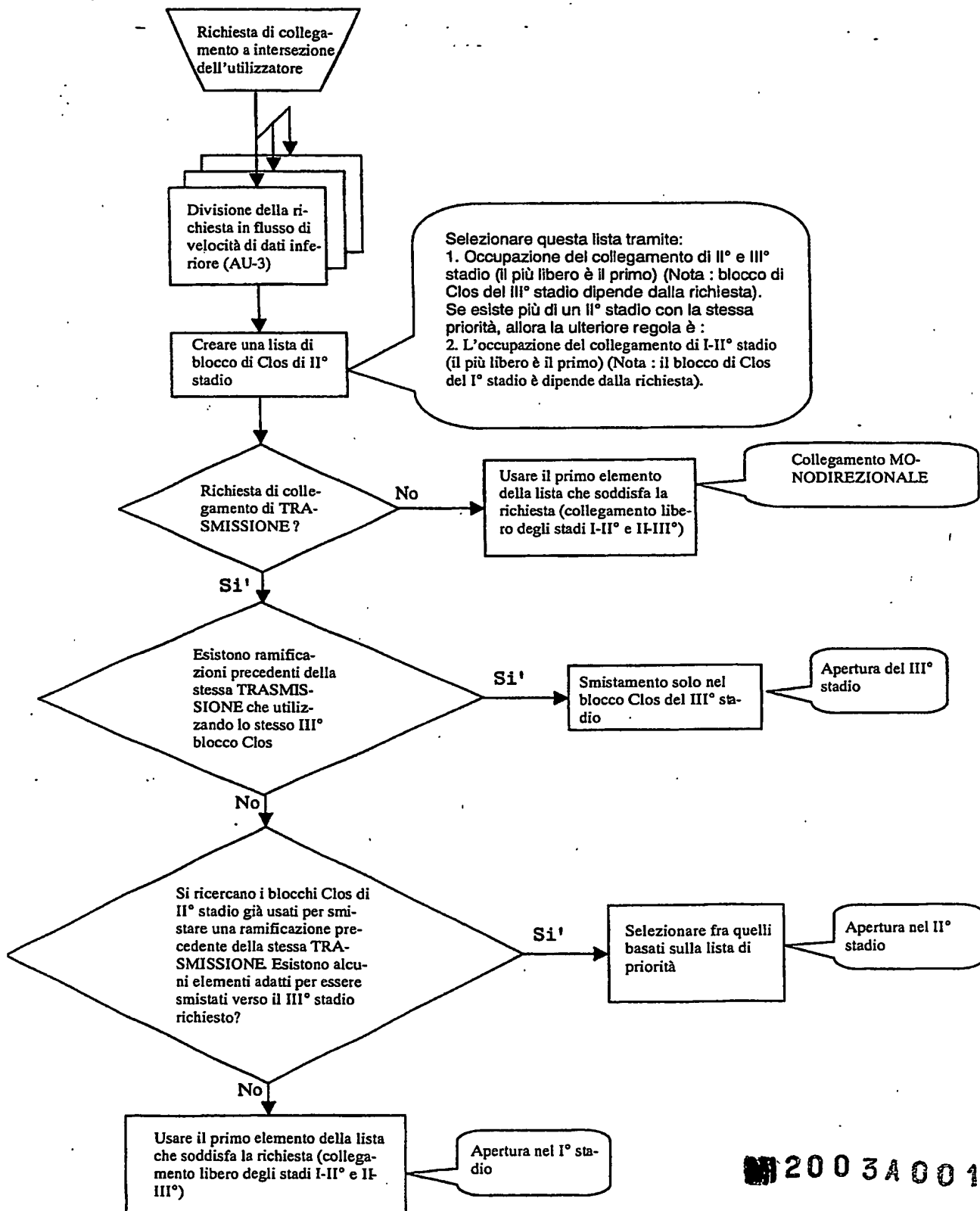
M 2003A001309

Clos	2	22	13	1	3	4	5	6	7	8	9	10	11	12	14	15	16	17	18	19	20	21	23	24	25	26	27	28	29	30	31	32	33	34	35	36
Out	48	6	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
In	48	3	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	



FIG 7 J

I mandatori



2003A001309

Fig 8

mandatori



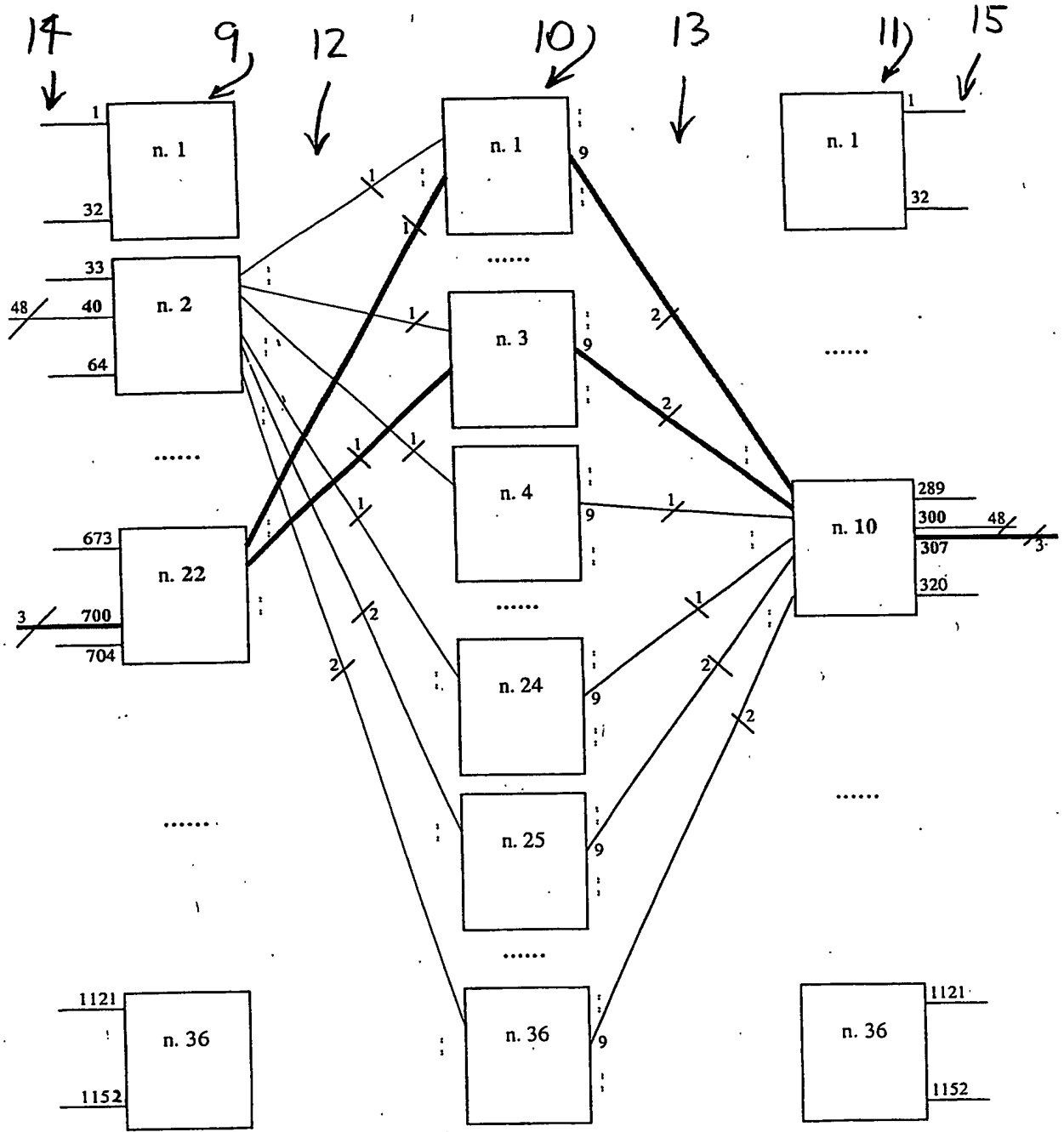
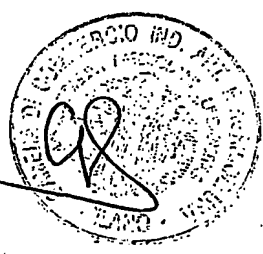


FIG 9

2003A001309



I mandatori

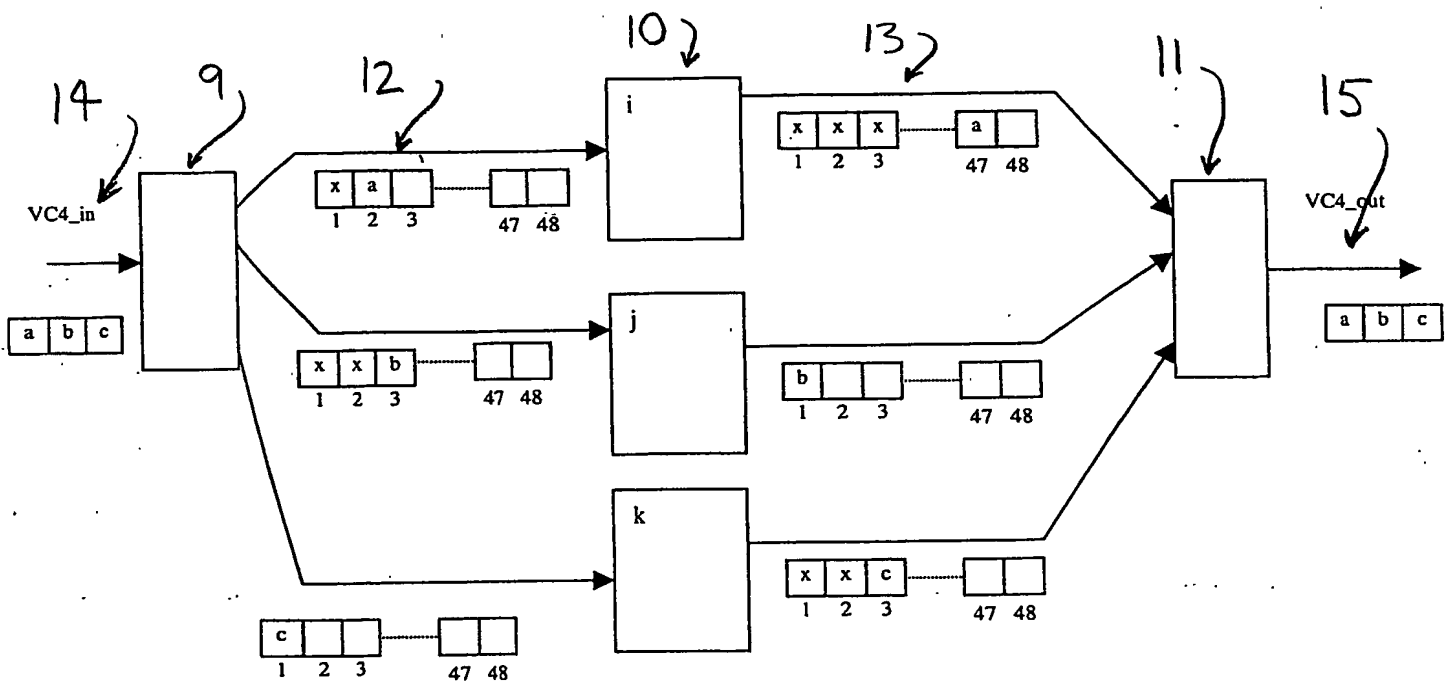


FIG 10



2003A001599

mandatari

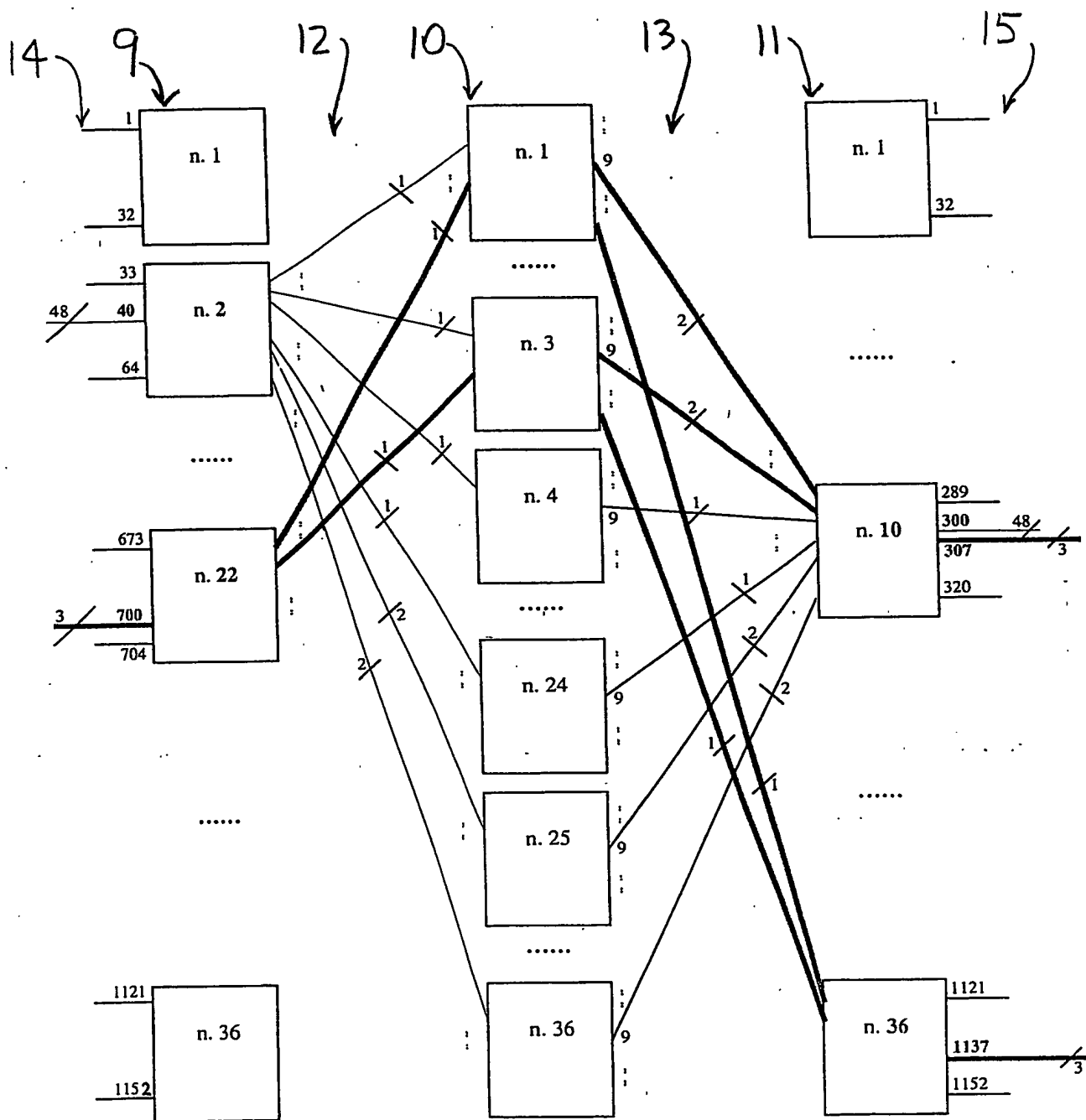


FIG 11

2003A001309

mandatari



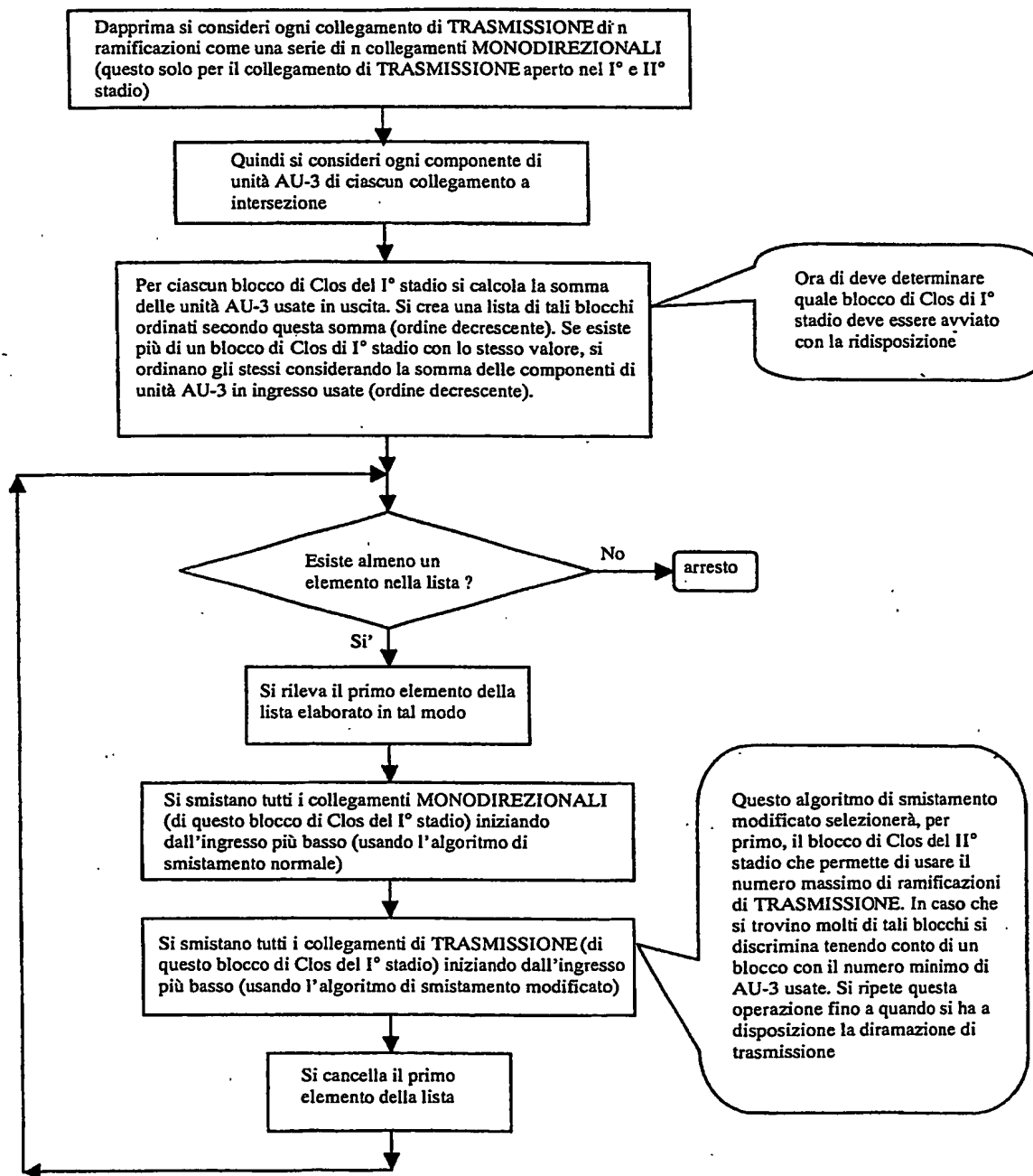


FIG 12

2003A001309

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**